

T 72: Halbleiterdetektoren IV (MAPS, CMOS)

Zeit: Mittwoch 16:45–19:05

Raum: VMP8 HS

Gruppenbericht

T 72.1 Mi 16:45 VMP8 HS

A pixel tracker in HV-MAPS technology for the Mu3e experiment — ●HEIKO AUGUSTIN for the Mu3e-Collaboration — Physikalisches Institut Heidelberg

The Mu3e experiment is dedicated to search for the lepton flavour violating decay $\mu^+ \rightarrow e^+e^-e^+$ with an unprecedented sensitivity of one in 10^{16} decays. In the Standard Model, this decay is suppressed to a branching ratio below 10^{-54} . Thus, any observation of a signal would be a clear sign for new physics.

The detector consists of a pixel tracker built from $50\ \mu\text{m}$ thin High Voltage Monolithic Active Pixel Sensors (HV-MAPS), providing a very good vertex and momentum resolution of the decay electrons, and scintillating fibre and tile detectors for precise timing information.

In this talk, first characterisation results of the latest HV-MAPS prototype MuPix7 with a 1.25 Gbit/s serial data link are presented and an overview of the developments and the path to the pixel tracker is given.

T 72.2 Mi 17:05 VMP8 HS

Temperaturabhängigkeit von HV-MAPS am Beispiel des MuPix7 — ●DAVID MAXIMILIAN IMMIG für die Mu3e-Kollaboration — Physikalisches Institut Heidelberg

Das Mu3e Experiment sucht nach dem leptonzahlverletzenden Zerfall $\mu \rightarrow eee$, der im Standardmodell mit einem Verzweigungsverhältnis von $< 10^{-54}$ stark unterdrückt ist. Das Ziel des Experiments ist es den Zerfall mit einer Sensitivität von mindestens 1 in 10^{16} zu vermessen, wobei ein beobachtetes Signal ein eindeutiger Hinweis auf neue Physik wäre. Der Detektor besteht aus szintillierenden Faser- und Kacheldetektoren, die präzise Zeitinformationen liefern, und einem Pixeldetektor in einem Magnetfeld von $B = 1\text{T}$. Letzterer hat hohe Impuls- und Vertex-Auflösung und besteht aus Hochspannung betriebenen monolithischen aktiven Pixelsensoren (HV-MAPS). Die Pixelsensoren werden durch Heliumgas gekühlt und in einem Temperaturbereich von 0°C bis 70°C betrieben.

Der MuPix7 Sensor ist der gegenwärtige HV-MAPS Prototyp mit integrierter, null-unterdrückender Ausleseelektronik in der Peripherie. In diesem Chip sind die Auslesesteuerung und die komplette Zeitmessung integriert. Erforderlich dafür ist ein Taktsignal (Clock), welches von einem spannungsgesteuerten Oszillator (VCO) generiert und über ein von außen gegebenes Referenzsignal mittels einer Phasenregelschleife (PLL) synchronisiert wird.

In diesem Vortrag werden die Komponenten des MuPix7 für den Takt, VCO und PLL, vorgestellt. Des Weiteren werden die Temperaturabhängigkeiten dieser Komponenten, sowie der Pulsform, präsentiert.

T 72.3 Mi 17:20 VMP8 HS

HV-MAPS Ergebnisse für Energieauflösung und Schwellenkalibration — ●JAN HAMMERICH für die Mu3e-Kollaboration — Physikalisches Institut Heidelberg

Das Mu3e Experiment sucht nach dem geladenen-Lepton-Flavour-verletzenden Zerfall $\mu \rightarrow eee$ mit einer geplanten Sensitivität von 1 in 10^{16} Zerfällen. Das Herzstück des Experiments ist ein Spurdetektor der den Impuls und die Vertexposition der Zerfallselektronen mit höchster Genauigkeit vermisst, um die Untergrundprozesse um 16 Größenordnungen zu unterdrücken. Der Detektor basiert auf dünnen, mit Hochspannung betriebenen monolithischen aktiven Pixelsensoren (HV-MAPS) und ist für präzise Vermessung der Spuren von niederenergetischen Elektronen optimiert.

HV-MAPS stellen ein neuartiges Konzept für Silizium-Pixelsensoren dar. Sie verfügen über eine schnelle Ladungssammlung, vollständig integrierte Ausleseelektronik und ein Null-unterdrücktes digitales Ausgangssignal.

In diesem Vortrag werden Messergebnisse von aktuellen HV-MAPS Prototypen im Bezug auf die Energieauflösung und Schwellenkalibration vorgestellt.

Der Komparatorpuls der Prototypen wurde für verschiedene Energien von Röntgenstrahlen gemessen. Außerdem werden Ergebnisse für die Rauschunterdrückung durch individuelle Schwellenanpassung per Pixel vorgestellt.

T 72.4 Mi 17:35 VMP8 HS

Test beam results of a Depleted Monolithic Active

Pixel Sensor (DMAPS) prototype — ●THERESA OBERMANN¹, TOMASZ HEMPEREK¹, FABIAN HÜGGING¹, HANS KRÜGER¹, BENJAMIN SCHWENKER², and NORBERT WERMES¹ for the ATLAS Pixel-Collaboration — ¹Nussallee 11, 53113 Bonn — ²Friedrich-Hund-Platz 1, 37077 Göttingen

New monolithic detector concepts are currently being explored for future particle physics experiments, in particular for the upgrade of the ATLAS detector. Common to monolithic pixel detectors is the integration of the front-end circuitry and the sensor on the same silicon substrate. The DMAPS concept makes use of high resistive silicon as substrate. It enables the application of a high bias voltage to create a drift field for the charge collection in the sensor part as well as the full usage of CMOS logic in the same piece of silicon. DMAPS prototypes from several foundries are available since three years and have been extensively characterized in the lab. In this talk, results of test beam campaigns, with neutron irradiated prototypes implemented in the ESROS process, will be presented.

T 72.5 Mi 17:50 VMP8 HS

A Monolithic Active Pixel Sensor for ionizing radiation using a 180 nm HV-SOI process — ●TOMASZ HEMPEREK, TETSUICHI KISHISHITA, HANS KRÜGER, and NORBERT WERMES — Institute of Physics, University of Bonn, Bonn, Germany

An improved SOI-MAPS (Silicon On Insulator Monolithic Active Pixel Sensor) for ionizing radiation based on thick- $\sim 7\ \mu\text{m}$ High Voltage SOI technology (HV-SOI) has been developed. Similar to existing Fully Depleted SOI-based (FD-SOI) MAPS, a buried silicon oxide interdielectric (BOX) layer is used to separate the CMOS electronics from the handle wafer which is used as a depleted charge collection layer. Standard FD-SOI MAPS suffer from radiation damage such as transistor threshold voltage shifts due to trapped charge in the buried oxide layer and charged interface states created at the silicon oxide boundaries (back gate effect). The X-FAB 180nm HV-SOI technology offers an additional isolation using a deep non-depleted implant between the BOX layer and the active circuitry which mitigates this problem. Therefore we see in this technology a high potential to implement radiation-tolerant MAPS with fast charge collection. The design and measurement results from first prototypes are presented including radiation tolerance to total ionizing dose and charge collection properties of neutron irradiated samples.

T 72.6 Mi 18:05 VMP8 HS

Characterization of Active CMOS Pixel Sensors on High Resistive Substrate — ●TOKO HIRONO, TOMASZ HEMPEREK, FABIAN HÜGGING, HANS KRÜGER, PIOTR RYMASZEWSKI, and NORBERT WERMES — Physikalisches Institut Universität Bonn, Bonn, Germany

Active CMOS pixel sensors are very attractive as radiation imaging pixel detector because they do not need cost-intensive fine pitch bump bonding. High radiation tolerance and time resolution are required to apply those sensors to upcoming particle physics experiments. To achieve these requirements, the active CMOS pixel sensors were developed on high resistive substrates. Signal charges are collected faster by drift in high resistive substrates than in standard low resistive substrates yielding also a higher radiation tolerance.

A prototype of the active CMOS pixel sensor has been fabricated in the LFoundry 150 nm CMOS process on $2\text{k}\ \Omega\text{cm}$ substrate. This prototype chip was thinned down to $300\ \mu\text{m}$ and the backside has been processed and can contacted by an aluminum contact. The breakdown voltage is around $-115\ \text{V}$, and the depletion width has been measured to be as large as $180\ \mu\text{m}$ at a bias voltage of $-110\ \text{V}$. Gain and noise of the readout circuitry agree with the designed values. Performance tests in the lab and test beam have been done before and after irradiation with X-rays and neutrons. In this presentation, the measurement results of the active CMOS prototype sensors will be shown.

T 72.7 Mi 18:20 VMP8 HS

Characterization and radiation studies of diode test structures in LFoundry CMOS technology — ●MICHAEL DAAS¹, LAURA GONELLA¹, TOMASZ HEMPEREK¹, FABIAN HÜGGING¹, HANS KRÜGER¹, ANNA MACCHIOLO², DAVID-LEON POHL¹, and NORBERT WERMES¹ — ¹Physikalisches Institut der Universität Bonn — ²Max-Planck-Institut für Physik in München

In order to prepare for the High Luminosity upgrade of the LHC, all subdetector systems of the ATLAS experiment will be upgraded. In preparation for this process, different possibilities for new radiation-hard and cost-efficient silicon sensor technologies to be used as part of hybrid pixel detectors in the ATLAS inner tracker are being investigated.

One promising way to optimize the cost-efficiency of silicon-based pixel detectors is to use commercially available CMOS technologies such as the 150 nm process by LFoundry.

In this talk, several CMOS pixel test structures, such as simple diodes and small pixel arrays, that were manufactured in this technology are characterized regarding general performance and radiation hardness and compared to each other as well as to the current ATLAS pixel detector.

T 72.8 Mi 18:35 VMP8 HS

Charakterisierung von HVCMOS Pixeldetektoren für den HL-LHC — JÖRN GROSSE-KNETTER, ARNULF QUADT, ●JULIA RIEGER und JENS WEINGARTEN — II. Physikalisches Institut, Georg-August-Universität Göttingen

Im Jahr 2023 soll der LHC zum High-Luminosity LHC (HL-LHC) erweitert werden. Die instantane Luminosität wird steigen, womit es mehr Wechselwirkungen pro Kollision geben wird, und durch die extrem hohen Teilchenraten werden sehr hohe Teilchenfluenzen erwartet. Damit ergeben sich neue Herausforderungen an die Detektoren. Um diesen gerecht zu werden, wird der aktuelle Spurdetektor ersetzt werden.

Die konkreten Anforderungen an den Spurdetektor hängen vom Abstand zum Wechselwirkungspunkt ab. In den innersten Lagen müssen

die Detektoren mit Fluenzen von bis zu 2×10^{16} n_{eq}/cm^2 umgehen und deswegen besonders strahlenhart sein. Das Hauptaugenmerk bei den äußeren Lagen liegt durch ihre große Fläche von um die 20 m² auf der Kosteneffizienz.

In diesem Vortrag wird der HV2FEI4 Sensor als ein mögliches Modulkonzept für die äußeren Lagen vorgestellt. Dieser kapazitiv gekoppelte Pixeldetektor (CCPD) ist mit einem ATLAS Pixel FE-I4 Auslesechip verbunden. Die Ergebnisse aus Labor- und Teststrahlungsmessungen werden präsentiert.

T 72.9 Mi 18:50 VMP8 HS

A passive CMOS pixel sensor for the high luminosity LHC — MICHAEL DAAS¹, LAURA GONELLA¹, TOMASZ HEMPEREK¹, FABIAN HÜGGING¹, JENS JANSSEN¹, HANS KRÜGER¹, ANNA MACCHIOLO², ●DAVID-LEON POHL¹, and NORBERT WERMES¹ — ¹Physikalisches Institut der Universität Bonn — ²Max-Planck-Institut für Physik in München

The high luminosity upgrade for the Large Hadron Collider at CERN requires a new inner tracking detector for the ATLAS experiment. About 200 m² of silicon detectors are needed demanding new, low cost hybridization- and sensor technologies. One promising approach is to use commercial CMOS technologies to produce the passive sensor for a hybrid pixel detector design.

In this talk a fully functional prototype of a 300 um thick, backside biased CMOS pixel sensor in 150 nm LFoundry technology is presented. The sensor is bump bonded to the ATLAS FE-I4 with AC and DC coupled pixels. Results like leakage current, noise performance, and charge collection efficiency are presented and compared to the actual ATLAS pixel sensor design.