

## T 30: Halbleiterdetektoren II (Pixel)

Zeit: Montag 16:45–19:00

Raum: VMP8 HS

T 30.1 Mo 16:45 VMP8 HS

**ATLAS Pixel Teststrahlrekonstruktion und Analyse** — ●TOBIAS BISANZ, JÖRN GROSSE-KNETTER, ARNULF QUADT und JENS WEINGARTEN — II. Physikalisches Institut, Georg-August-Universität Göttingen

Für die Entwicklung neuer Pixelsensoren und Auslesesysteme spielen Teststrahlmessungen eine wichtige Rolle. Mit ihrer Hilfe lassen sich Studien zur Charakterisierung neuer Sensoren und Auslesechips durchführen. Unter anderem können Ineffizienzstudien durchgeführt oder Ladungssammlungseigenschaften untersucht werden. Dafür ist es notwendig, dass Teilchenspuren im Testaufbau korrekt rekonstruiert werden. Um dies auch für neuartige Sensoren zu gewährleisten, wurde das ATLAS Pixel Teststrahl Rekonstruktions- und Analyseframework um einige Funktionalität erweitert. Änderungen werden zusammen mit einem Ausblick auf zukünftige Entwicklungen vorgestellt.

T 30.2 Mo 17:00 VMP8 HS

**TID-dependent current measurements of IBL readout chips** — ●KAROLA DETTE for the ATLAS Pixel-Collaboration — TU Dortmund, Experimentelle Physik IV — CERN, Schweiz

The ATLAS detector consists of several subsystems with a hybrid pixel detector as the innermost component of the tracking system. The pixel detector has been composed of three layers of silicon sensor assemblies during the first data taking run of the LHC and has been upgraded with a new 4th layer, the so-called Insertable B-Layer (IBL), in summer 2014. Each silicon sensor of the IBL is connected to a Front End readout chip (FE-I4) via bump bonds. During the first year of data taking an increase of the LV current produced by the readout chips was observed. This increase could be traced back to radiation damage inside the silicon. The dependence of the current on the Total Ionizing Dose (TID) and temperature has been tested with X-ray irradiations and will be presented in this talk.

T 30.3 Mo 17:15 VMP8 HS

**Planare n<sup>+</sup>-in-n Quadmodule für das ITK-Upgrade des ATLAS-Experiments** — SILKE ALTENHEINER<sup>1</sup>, KAROLA DETTE<sup>1,2</sup>, SASCHA DUNGS<sup>1</sup>, ●ANDREAS GISEN<sup>1</sup>, CLAUS GÖSSLING<sup>1</sup>, REINER KLINGENBERG<sup>1</sup>, KEVIN KRÖNINGER<sup>1</sup>, JONAS LÖNKER<sup>1</sup>, ANDRÉ SCHORLEMMER<sup>1</sup> und FELIX WIZEMANN<sup>1</sup> — <sup>1</sup>TU Dortmund, Experimentelle Physik IV — <sup>2</sup>CERN

Der innerste Spurdetektor des ATLAS-Experiments besteht aus planaren Pixelsensoren aus n<sup>+</sup>-in-n-Silizium. Für den High Luminosity LHC (HL-LHC) wird ein neuer Spurdetektor geplant, der sogenannte Inner Tracker (ITk). In dessen Pixeldetektor sind Vierchip- bzw. Quadmodule vorgesehen. Diese bestehen aus einem Siliziumsensor, der zusammen mit vier Auslesechips eine Einheit bildet.

Erste Prototypen planarer n<sup>+</sup>-in-n Quadmodule wurden im Labor und im Testbeam charakterisiert.

T 30.4 Mo 17:30 VMP8 HS

**Charakterisierung von Pixelmodulen für den CMS Phase 1 Pixeldetektor** — LUTZ FELD, KATJA KLEIN, ●MARTIN LIPINSKI, SAMUEL MÖLLER, FREDERIC STEPP und MICHAEL WLOCHAL — I. Physikalisches Institut B, RWTH Aachen University

Für das CMS Experiment wird ein neuer Pixeldetektor gebaut, der voraussichtlich gegen Anfang des Jahres 2017 installiert werden wird. Dieser besitzt eine zusätzliche vierte Lage und bietet außerdem die Möglichkeit, bei wesentlich höheren Teilchenflüssen noch effizient Daten nehmen zu können. Vor dem Zusammenbau des Detektors wird jedes Pixelmodul auf seine Funktion überprüft, um dessen Qualität sicherzustellen. Während der Serienproduktion werden deshalb 350 Module an der RWTH Aachen qualifiziert.

Dieser Vortrag stellt die beiden dafür verwendeten Teststände und Testprozeduren vor. In einem Aufbau durchlaufen die Module eine Reihe von elektrischen Tests und werden thermisch zyklisiert. In einem Röntgenteststand werden sie außerdem energiekalibriert und Hochrauentests unterzogen. Die Ergebnisse der Charakterisierung von mehr als 150 bereits produzierten Modulen werden dargestellt.

T 30.5 Mo 17:45 VMP8 HS

**Qualitätskontrolle der Modulproduktion für das Phase I Upgrade des CMS-Pixeldetektors** — TOBIAS BARVICH<sup>1</sup>, MI-

CHELE CASELLE<sup>2</sup>, BENEDIKT FREUND<sup>1</sup>, STEFAN HEINDL<sup>1</sup>, ULRICH HUSEMANN<sup>1</sup>, SIMON KUDELLA<sup>1</sup>, HANS SIMONIS<sup>1</sup>, PIA STECK<sup>1</sup>, ●YAVUZ TAŞKIRDI<sup>1</sup>, MARC WEBER<sup>2</sup>, ANITA WEDDIGEN<sup>1</sup> und THOMAS WEILER<sup>1</sup> — <sup>1</sup>Institut für Experimentelle Kernphysik (EKP), KIT — <sup>2</sup>Institut für Prozessdatenverarbeitung und Elektronik (IPE), KIT

Im Zuge des letzten LHC-Upgrades wurde die Kollisionsenergie der Protonen auf 13 TeV gesteigert. Stufenweise wird die instantane Luminosität die doppelte Designluminosität erreichen. Ziel ist es die sich ergebenden Datenmengen bei gleichbleibender Menge an Datenleitungen ohne Informationsverluste zu erfassen. Um dies zu gewährleisten, wird der zukünftige CMS-Pixeldetektor mit einer vierten Lage und einem neuen Auslesechip ausgestattet, welcher über größere Speicher verfügt und eine digitale Codierung verwendet um die steigenden Datenmengen zu bewältigen. Die Hälfte der notwendigen Pixeldetektormodule für die vierte Lage wird am KIT gefertigt. Dieser Vortrag befasst sich mit Funktionalitätstest der am KIT gefertigten Module. Es werden die Ergebnisse der elektrischen Qualifikation und von Messungen mit Röntgenstrahlung vorgestellt. Unter anderem werden die Qualität der Bumpbondverbindungen, das Rauschen und die Ansprechschwelle der Auslesechips gezeigt.

T 30.6 Mo 18:00 VMP8 HS

**Bumpbonding-Verbindungstechnologien für das CMS Phase I Upgrade und die Forschung und Entwicklung neuer Detektoren** — TOBIAS BARVICH<sup>1</sup>, THOMAS BLANK<sup>2</sup>, MICHELE CASELLE<sup>2</sup>, FABIO COLOMBO<sup>1</sup>, BENEDIKT FREUND<sup>1</sup>, STEFAN HEINDL<sup>1</sup>, ULRICH HUSEMANN<sup>1</sup>, ●SIMON KUDELLA<sup>1</sup>, HANS JÜRGEN SIMONIS<sup>1</sup>, PIA STECK<sup>1</sup>, MARC WEBER<sup>2</sup> und THOMAS WEILER<sup>1</sup> — <sup>1</sup>Institut für Experimentelle Kernphysik (IEKP), KIT — <sup>2</sup>Institut für Prozessdatenverarbeitung und Elektronik (IPE), KIT

Die Konsolidierung des LHCs (13 TeV Kollisionsenergie) und die geplante Erhöhung der instantanen Luminosität auf  $2 \cdot 10^{34} \text{ cm}^{-2} \text{ s}^{-1}$  stellen erhöhte Anforderungen an den CMS-Siliziumspurdetektor und machen ein Upgrade und einen Austausch des CMS-Pixeldetektors zum Jahresende 2016 notwendig. Als eines von fünf Produktionszentren für den neuen Pixeldetektor des CMS-Phase-I-Upgrades produziert das KIT 50% der für die vierte Lage des Barrelbereichs benötigten Pixelmodule. Zentraler Bestandteil ist der Bumpbonding-Prozess, der für diese Produktion am KIT entwickelt wurde und hier vorgestellt und evaluiert wird. Parallel zur Produktion für das Phase-I-Upgrade beteiligt sich das KIT an der Detektorentwicklung für das CMS-Phase-II-Upgrade und stellt mit seinem Goldstud-Bumpbonding-Prozess eine schnelle, günstige und flexible Bumpbonding-Verbindungstechnologie für die Entwicklung von Pixel- und Makropixeldetektoren. Auch dieser Prozess wird hier vorgestellt und evaluiert.

T 30.7 Mo 18:15 VMP8 HS

**Untersuchung des Potentials der 180nm TowerJazz Technologie für den ATLAS Spurdetektor** — MALTE BACKHAUS<sup>1</sup>, HEINZ PERNEGER<sup>1</sup>, ●CHRISTIAN RIEGEL<sup>1,2</sup> und WOLFGANG WAGNER<sup>2</sup> — <sup>1</sup>CERN — <sup>2</sup>Bergische Universität Wuppertal

Zentraler Bestandteil des geplanten ATLAS-Detektor-Upgrades im Rahmen der Hochluminositätsphase des LHC ist ein neuer innerer Spurdetektor. Neben den Möglichkeiten, die der Betrieb bei Rekordluminositäten bietet, steigen auch die Anforderungen an den Pixeldetektor in Bezug auf Teilchenrate und Strahlenhärte. Teil der Bemühungen sind auch die Erforschung von CMOS Silizium Sensor Technologien. Ein Ansatz geht in die Richtung von monolithischen Pixelsensoren. Dieser Vortrag präsentiert die laufenden Messungen an einem Forschungschip, der im 180 nm TowerJazz-Prozess hergestellt ist. Der Sensor ist ausgestattet mit verschiedenen Pixelgrößen und Elektrodengeometrien. Auf diese Weise bietet er eine perfekte Grundlage, um das Potential der Technologie für den ATLAS Inner Tracker zu untersuchen.

T 30.8 Mo 18:30 VMP8 HS

**Entwicklung und Test eines Kontroll-Chips für den ATLAS Pixeldetektor** — ●NIKLAUS LEHMANN, CHRISTIAN ZEITNITZ und SUSANNE KERSTEN — Bergische Universität Wuppertal

Für das geplante Upgrade des LHC zum HL-LHC (High Luminosity Large Hadron Collider) ist als innerste Komponente ein neuer Pixeldetektor für das ATLAS Experiment geplant. Dieser neue Pixeldetek-

tor benötigt zum sicheren Betrieb ein völlig neues Detektor-Kontroll-System (DCS), welches zur Zeit unter anderem an der Bergischen Universität Wuppertal entwickelt wird. Um die Materialkosten zu minimieren ist eine serielle Speisung für die Pixelmodule vorgesehen. Ein ASIC ist vorgesehen, welcher parallel zu jedem Modul in der Kette eingebaut wird. Zusammen mit anderen Parametern wie Temperatur überwacht dieser DCS Chip die Modulspannung und kann bei Bedarf das Modul überbrücken und dadurch ausschalten. Ein Prototyp für diesen Chip wurde realisiert. In diesem Vortrag werden Ergebnisse der Tests und die nächsten Schritte in der Entwicklung präsentiert.

T 30.9 Mo 18:45 VMP8 HS

**Chip Development in 65nm CMOS Technology for the High Luminosity Upgrade of the ATLAS Pixel Detector** — LEONARD GERMIC, TOMASZ HEMPEREK, TETSUICHI KISHISHITA, HANS KRÜGER, •PIOTR RYMASZEWSKI, and NORBERT WERMES — University of Bonn, Bonn, Germany

The LHC High Luminosity upgrade will result in a significant change of environment in which particle detectors are going to operate, especially for devices very close to the interaction point like pixel detector electronics. Challenges arising from the increased hit rate will have to be solved by designing faster and more complex readout electronics that will also have to withstand unprecedented radiation doses. Developing such integrated circuit requires a significant R&D effort and resources, therefore a joint development project between several institutes (including ours) was started. This collaboration, named RD53, aims to develop a pixel readout chip suitable for ATLAS' and CMS' upgrades using a 65nm CMOS technology. During this presentation motivations and benefits of using this very deep-submicron technology will be discussed. Most of the talk will be allocated to presenting some of the circuits designed by our group (focusing on developments connected to RD53 collaboration), along with their performance measurement results.