

T 35: Elektronik

Zeit: Dienstag 16:30–19:00

Raum: Z6 - SR 1.005

T 35.1 Di 16:30 Z6 - SR 1.005

Bestrahlung des Kontroll-Chip für eine Serielle Stromversorgungskette im ATLAS Pixeldetektor Upgrade — ●NIKLAUS LEHMANN¹, CHRISTIAN ZEITNITZ¹, SUSANNE KERSTEN¹ und MICHAEL KARAGOUNIS² — ¹Bergische Universität Wuppertal — ²Fachhochschule Dortmund

An der Bergischen Universität Wuppertal wird am neuen Detektor-Kontroll-System für das Phase II Upgrade des ATLAS Pixeldetektors gearbeitet. Der Detektor hat eine serielle Stromversorgung. Damit einzelne Module überwacht und kontrolliert werden können, wurde ein ASIC entwickelt, der unabhängig von der Modulversorgung parallel zu jedem Modul arbeiten kann. Mehrere Prototypen dieser ASICs wurden bereits entwickelt und getestet. Die dritte Iteration wurde unter Bestrahlung und in Langzeitmessungen getestet. Auch wird sie in Systemtests eingesetzt, um das Verhalten der gesamten seriellen Kette mit richtigen Pixelmodulen zu untersuchen. In diesem Vortrag gehe ich auf die verschiedenen Bestrahlungstests bezüglich Strahlenhärte und SEU Toleranz ein. Weiter wird beschrieben, wie wir die unterschiedlichen Probleme während der Bestrahlung und des Betriebes in der nächsten Generation beheben wollen.

T 35.2 Di 16:45 Z6 - SR 1.005

Entwicklung einer Testumgebung für den FPGA der LHCb-SciFi-Back-End-Elektronik — ●KLAUS DAVID, MAXIMILIAN GIEBEL und JAN JANSEN — Experimentelle Physik 5, TU Dortmund

Nach dem Upgrade des LHCb-Detektors im Jahr 2019 wird der gesamte Detektor mit der vollen Kollisionsrate von 40 MHz ausgelesen. Eine neue Detektorkomponente wird der SciFi-Tracker sein, welcher aus szintillierenden Fasern mit einem Durchmesser von 0,25 mm besteht, die mit Silizium-Photomultipliern ausgelesen werden. In der Auslese-elektronik werden in Front- und Back-End unter anderem Field Programmable Gate Arrays (FPGAs) verwendet. Hierbei handelt es sich um programmierbare logische Schaltungen, die Signale parallel verarbeiten können. Dieser Vortrag behandelt die Entwicklung einer Testumgebung für den FPGA der Back-End-Elektronik. Sie erzeugt zufallsgenerierte Testdaten und versendet diese über Glasfaserkabel. Es werden die bisherigen Ergebnisse dieser Entwicklung dargestellt.

T 35.3 Di 17:00 Z6 - SR 1.005

FLEX cable design for the HGTD detector at ATLAS — MARIA SOLEDAD ROBLES MANZANO^{1,2}, ●ANDREA BROGNA¹, and LUCIA MASETTI^{1,2} — ¹Institut für Physik, Johannes-Gutenberg Universität Mainz — ²Exzellenzcluster PRISMA, Johannes-Gutenberg Universität Mainz

The High Granularity Timing Detector (HGTD), proposed for the ATLAS Phase-2 Upgrade, is designed to improve the pile-up mitigation in the ATLAS endcaps at the HL-LHC. The detector will cover a pseudorapidity range between 2.4 and 4.0 and a high granularity is required to provide a time resolution of 30 ps for minimum-ionizing particles. It will be made of Low Gain Avalanche Detectors (LGAD) with a transverse granularity of 1.3 x 1.3 mm², and bump-bonded to ASIC chips in individual modules of 20x40 mm². A flexible PCB (FLEX cable) is designed to readout and distribute power to each individual module with specific requirements that include both geometric and electrical constraints such as a 300 μm thickness, a high-speed rate of 1.28 Gbps and High Voltage (HV) distribution which should not interfere with the data transmission lines. This talk will cover the design of the first FLEX cable prototype as well as the planned tests for signal integrity and HV insulation in order to characterise the performance.

T 35.4 Di 17:15 Z6 - SR 1.005

MuTRiG: Silicon Photomultiplier readout ASIC for precise timing and high event rate applications — HUANGSHAN CHEN, KONRAD BRIGGL, HANS-CHRISTIAN SCHULTZ-COULON, WEI SHEN, and ●VERA STANKOVA — Heidelberg University, Kirchhoff Institute for Physics

MuTRiG is a silicon Photomultiplier readout ASIC, for precise timing measurements and high event rate data transmission, required in high energy physics experiments. It is optimised for the Mu3e experiment designed to probe new physics by searching for the charged lepton-flavour violating decay $\mu \rightarrow e + e + e^-$ with a branching ratio sensitivity of 10^{-16} . The chip will be used for the readout of the scintillating

fiber and tile detectors. The ASIC comprise 32 fully differential analog front-end channels with integrated 50 ps time binning Time to Digital Converters. Dedicated digital block process and transfer the event data to the data acquisition system via a 1.28 Gbps LVDS link. Extensively measurements have been done to characterize the timing performance and the digital functionalities of the prototype chip. A front-end jitter has been characterized to be < 20 ps with charge injection measurements for charges $> 350fC$. A full chain jitter of < 30 ps has been obtained for injected charge of 1 pC and for event rate up to 15 MHz. The maximum event rate of the chip is 20.24 MHz and 25 MHz for the standard and short event structure configurations respectively at the serial data link bit rate of 1.25 Gbps. The Bit Error Rate of the serial data link has been measured to be $< 5.90 \cdot 10^{-16}$. The chip architecture and characterization measurements results will be presented.

T 35.5 Di 17:30 Z6 - SR 1.005

Optimization of the ATLAS (s)MDT readout electronics for high counting rates — PEDRO GUERZONI DE FIGUEIREDO, OLIVER KORTNER, HUBERT KROHA, SEBASTIAN NOWAK, and ●KORBINIAN SCHMIDT-SOMMERFELD — Max-Planck-Institut für Physik (Werner-Heisenberg-Institut), Föhringer Ring 6, 80805 München

In the ATLAS muon spectrometer, Monitored Drift Tube (MDT) chambers are used for precise muon track measurement. For the high background rates expected at HL-LHC, which are mainly due to neutrons and photons produced by interactions of the proton collision products in the detector and shielding, new small-diameter Muon Drift Tube (sMDT)-chambers with half the drift tube diameter of the MDT-chambers and ten times higher rate capability have been developed. In order to avoid baseline shifts of the shaped signal the standard MDT readout electronics uses bipolar shaping which however, leads to a deterioration of signal pulses due to preceding background hits at high counting rates, leading to losses in muon efficiency and drift tube spatial resolution. These so-called signal pile-up effects can be mitigated by active baseline restoration (BLR), which can also eliminate the baseline shift in the case of unipolar shaping. Discrete multi-channel prototype electronics of both types have been tested with generated input pulses and in the Gamma Irradiation Facility at CERN under high γ -irradiation rates.

T 35.6 Di 17:45 Z6 - SR 1.005

Development of high reliability Powerboards for JUNO — ●FLORIAN KIEL, ACHIM STAHL, and JOCHEN STEINMANN — III. Physikalisches Institut B, RWTH Aachen University

For the next generation of large neutrino detectors, for example JUNO, a novel concept for the readout of the Photomultiplier-Tubes has been developed. All necessary electronics for the operation and readout of the PMT are mounted to the back of the PMT, creating an intelligent PMT.

One of the boards needed in this setup is a board to produce and distribute all voltages needed. The latest prototype version of this Powerboard fulfills all electronics requirements e.g. low ripple and high efficiency while having a very high reliability. As the electronics can not be accessed after mounted to the PMT a low failure rate is a condition.

In this contribution the Powerboard for an intelligent PMT will be introduced focusing on the reliability of the board.

T 35.7 Di 18:00 Z6 - SR 1.005

A 36-channel silicon-photomultiplier readout integrated circuit for high granular imaging calorimetry — ●ZHENXIONG YUAN for the CALICE-D-Collaboration — Im Neuenheimer Feld 227, Heidelberg 69120, Germany

KLauS5 is a 36-channel mixed-mode silicon-photomultiplier (SiPM) charge readout integrated circuit dedicated to the high granular imaging calorimetry at future linear collider. Due to the high granularity and dense structure of the calorimeter system, one of the key aspects for its readout electronics is ultra-low power consumption. This application specified integrated circuit (ASIC) is designed to read out the SiPM charge information with high precision and over large dynamic range. Each channel consists of a low-noise front-end with two gain branches to deal with a large input signal range, and a 10/12-bit ADC to digitize the charge information; a common digital part for data storage and transmission is also implemented into this chip. The

design of the ASIC and results of the characterization measurements will be presented.

T 35.8 Di 18:15 Z6 - SR 1.005

Tests of first prototypes of the EoS Card for the ATLAS ITk Strip Tracker — ●ANASTASIYA MELNIK and MARCEL STANITZKI — DESY, Hamburg, Germany

Results of the testing of the first prototypes of the End-Of-Substructure Card (EoS) for the ATLAS ITk Strip Tracker will be presented, including high-speed link tests and reliability studies. The EoS Card is the interface between the building block of the ITk Strip Tracker (staves and petals) and the off-detector electronics. All the control and command signals, the data and the power will be passing through this card. The card concept is built around using the lpGBT (low power GigaBit Transceivers) chip set and the VTRx (Versatile Transceiver) optical link, both common developments for the LHC Upgrades. The first prototype of EoS board based on the current GBTx chip-set has been produced. First results of EoS testing will be presented, they includes Bit Error Rate Tests, there are included flatness test of the PCB and thermal cycling test.

T 35.9 Di 18:30 Z6 - SR 1.005

PMT-Dynodenauskopplung im Zuge des AugerUpgrade am Pierre-Auger-Observatorium zur Erweiterung des Messbereichs — ●JANNIS PAWLOWSKY für die Pierre Auger-Kollaboration — Bergische Universität Wuppertal, Gaußstraße 20, Wuppertal

Am Pierre-Auger-Observatorium wird die kosmische Strahlung bei höchsten Energien vermessen. Mithilfe von Szintillationsdetektoren, welche oberhalb der Wasser-Cherenkov-Detektoren als Teil des AugerUpgrade eingebaut werden, soll eine Verbesserung der Elektronen/Myonen-Trennung erreicht werden. Die Lichtsignale der Szintillationsdetektoren werden von Photomultipliern (PMT) registriert. Um die Teilchendichten eines Luftschauers auch in der Nähe des Schauerzentrums zu vermessen, wird ein dynamischer Arbeitsbe-

reich der PMT von 1-20000 Minimal-Ionisierender Teilchen gefordert. Oberhalb eines Anodenstroms von ca 150 mA kommt es jedoch zu einer Saturation der Anodensignale und damit zu einer Nichtlinearität in der Antwortfunktion des PMTs. Zur Messbereichserweiterung wird die Methode der Dynodenauskopplung betrachtet. Hierzu wird an der sechsten Dynode des 8-stufigen PMT ein Teil des Signals ausgekoppelt, welches um einen Faktor 50 geringer ist als das Anodensignal. Entsprechend geringer sind Raumladungseffekte im Bereich der Dynode, so dass das Dynodensignal noch linear zur Anzahl der einfallenden Photonen ansteigt, während das Anodensignal bereits saturiert. Durch die Auslese und den Vergleich beider Signale lässt sich der Messbereich erweitern. In diesem Vortrag wird die Realisierung der Auskopplung an verschiedenen PMT und Spannungsteilerschaltungen besprochen.

T 35.10 Di 18:45 Z6 - SR 1.005

Funktionstest und Charakterisierung des CMS Binary Chips — FELIX BÖGELSPACHER, ALEXANDER DIERLHAMM, ●ALEXANDER DROLL, THOMAS MÜLLER und DANIEL SCHELL — Institut für Experimentelle Teilchenphysik, Karlsruher Institut für Technologie

Im Rahmen des Phase-2-Upgrades des CMS-Experiments wird der komplette äußere Spurdetektor ausgetauscht. Der neue Spurdetektor wird aus zwei verschiedenartigen Modulen aufgebaut sein. Eines dieser Module, das 2S-Modul, besteht unter anderem aus zwei parallel ausgerichteten Siliziumstreifensensoren, die vom CMS Binary Chip (CBC) ausgelesen werden.

Die grundlegende Neuerung wird der Beitrag des Spurdetektors zum Level-1-Trigger sein. Dazu identifiziert der CBC Teilchen mit großen Transversalimpulsen anhand der Krümmung ihrer Trajektorien im Magnetfeld des CMS-Detektors. Im Detail geschieht dies durch die Detektion von Treffern in beiden Sensorlagen innerhalb eines gewissen Koinzidenzfensters.

Dieser Vortrag beschäftigt sich mit der Charakterisierung des CBCs. Darüber hinaus wird eine Auswahl an Tests zur Überprüfung der Funktionsfähigkeit des CBCs in Prototypmodulen vorgestellt.